

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-186510

(43) 公開日 平成9年(1997)7月15日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 P	7/08		H 0 1 P	7/08
H 0 3 B	5/18		H 0 3 B	5/18
H 0 5 K	1/18		H 0 5 K	1/18

審査請求 未請求 請求項の数 1 F D (全 5 頁)

(21) 出願番号 特願平7-351190

(22) 出願日 平成7年(1995)12月27日

(71) 出願人 000237721

富士電気化学株式会社

東京都港区新橋5丁目36番11号

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(72) 発明者 浦田 敏和

東京都港区新橋5丁目36番11号 富士電気化学株式会社内

(74) 代理人 弁理士 松井 伸一

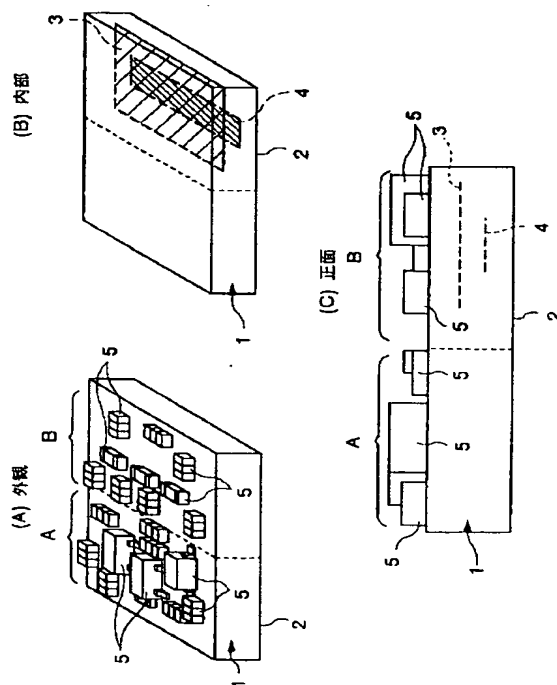
最終頁に続く

(54) 【発明の名称】 複合回路モジュール

(57) 【要約】

【課題】 誘電体積層基板上に実装した高周波回路部分と誘電体積層基板中に埋め込み形成する中間アース電極との間の寄生容量をほとんどゼロに近づけ、小型・薄型化を図る複合回路モジュールを提供すること

【解決手段】 誘電体積層基板1を高誘電率の誘電体から形成し、その基板には高周波回路部分Aと低周波回路部分Bとを区分して表面実装する。高周波受動回路を構成する中間アース電極3とストリップライン4は誘電体積層基板の内部所定位置に形成されるが、この時表面実装する高周波回路部分Aの下には中間アース電極等を設けずに、その他の低周波回路部分Bの下方のみに中間アース電極等を設けた。これにより、高周波回路と中間アース電極間の寄生容量は発生せず、薄型化が図れ、基板を高誘電率にすることによりストリップラインを小さくできるので、より面積を小さくできる。



【特許請求の範囲】

【請求項 1】 誘電体積層基板（１）の上に多数の回路素子（５）が表面実装されて高周波回路（Ａ）および低周波回路（Ｂ）が構成され、前記高周波回路と前記低周波回路とは前記誘電体積層基板上の異なる部分に区分されて配設され、前記誘電体積層基板の下面に、全面的に下面アース電極（２）が形成され、前記誘電体積層基板の内部に、前記下面アース電極と平行に中間アース電極（３）が埋め込み形成されるとともに、その中間アース電極は前記高周波回路の実装部分の下方には存在しないように配置し、かつ、前記誘電体積層基板の内部における前記下面アース電極と前記中間アース電極との間にストリップライン（４）が埋め込み形成され、そのストリップラインが前記誘電体積層基板上の前記高周波回路に接続されてなることを特徴とする複合回路モジュール。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、移動体通信機器などの高周波回路機器の構成要素となる複合回路モジュールに関し、特に、誘電体積層基板上にトランジスタなどの回路素子を実装するとともに基板中にストリップライン型共振器を埋め込み形成するタイプの複合回路モジュールに関する。

【０００２】

【従来の技術】この種の複合回路モジュールの代表的な実装構造を図１に示している。同図に示すように、誘電体積層基板１の下面は、その全面的にアース電極２が形成され、基板１の中間部分にもほぼ全面的にアース電極３が埋め込み形成され、さらに下面アース電極２と中間アース電極３との間には帯状のストリップライン４が埋め込み形成されている。これでストリップライン型共振器が構成されている。

【０００３】誘電体積層基板１の上面にはトランジスタ、コンデンサ、抵抗などの多数の回路素子５が表面実装され、前記ストリップライン型共振器を共振要素とする発振回路やその他の回路が構成されている。なお、共振器のストリップライン４はビアホールにより誘電体積層基板１の上面に設けられた回路と接続されている。もちろんビアホールは中間アース電極３と非接触である。

【０００４】よく知られているように、複合回路モジュールの誘電体積層基板１上には前記の発振回路だけでなく電源回路や発振出力のバッファアンプあるいは低周波論理回路さらにはマイクロプロセッサなどの各種の回路が一体に実装されるのが普通である。その場合、発振回路を中心にした高周波回路部分とその他の低周波回路部分とは誘電体積層基板１上で異なる位置に実装される。このように高周波回路と低周波回路とを異なる位置に区分して配設することで、回路相互間の有害な干渉を避け

ている。

【０００５】

【発明が解決しようとする課題】図１に示した従来の複合回路モジュールでは、誘電体積層基板１中のほぼ全面的に中間アース電極３を埋め込み形成し、その中間アース電極３の下にストリップライン４を形成している。したがって誘電体積層基板１上の高周波回路の実装部分の下にも中間アース電極３が存在しており、そのため誘電体積層基板上の高周波回路と中間アース電極４との間の寄生容量が大きくなり、高周波回路の性能が劣化するという問題があった。

【０００６】また従来のこの種の複合回路モジュールは、誘電率の比較的小さなアルミナや樹脂製の誘電体積層基板を使用している場合が多い。誘電体積層基板の誘電率が小さいほど、同一特性のストリップライン型共振器を実現するために必要となる中間アース電極３およびストリップライン４の配設面積・寸法が大きくなる。その結果、従来の複合回路モジュールでは誘電体積層基板１上の高周波回路の実装部分の下にも中間アース電極３を配設しなければならなかった。

【０００７】さらに誘電率の小さい誘電体積層基板を使用した場合は、前述のようにストリップライン型共振器部分の面積・寸法を大きくしなければならず、誘電体積層基板上に表面実装する回路の実装面積・寸法よりもストリップライン型共振器部分の面積・寸法が大きくなることもある。このことが原因で回路モジュールの小型化が制限される場合もある。

【０００８】さらに、誘電体積層基板１上の高周波回路と中間アース電極３の間の寄生容量をできるだけ小さくするために、誘電体積層基板１の上面と中間アース電極３との間隔寸法を大きくすることが考えられるが、そうすると誘電体積層基板１を厚さを増す必要がある。その結果、モジュール全体の小型化・薄型化が阻害される。

【０００９】そこで本発明者は、小型化・薄型化を図るために、誘電率の大きい誘電体積層基板を使うことを考えた。しかしストリップライン型共振器の面積・寸法を単純に小さくしたとしても、誘電体積層基板上の高周波回路の実装部分の下に依然として中間アース電極を存在させたのでは、両者間の大きな寄生容量は変わらず、むしろ誘電体積層基板の誘電率が大きくなったことで寄生容量も大きくなってしまう。

【００１０】本発明は、上記した背景に鑑みてなされたもので、その目的とするところは、上記した問題を解決し、誘電体積層基板上に実装した高周波回路部分と誘電体積層基板中に埋め込み形成する中間アース電極との間の寄生容量をほとんどゼロに近づけ、回路性能の向上を図る複合回路モジュールを提供することにある。

【００１１】

【課題を解決するための手段】上記した目的を達成するため、本発明に係る複合回路モジュールでは、誘電体積

層基板上に表面実装する高周波回路部分の下にはストリップ回路の中間アース電極を設けずに、その他の低周波回路部分の下に中間アース電極を設けた。つまり、本発明の複合回路モジュールは次の各要件①～⑤を備えたものである。

①誘電体積層基板の上に多数の回路素子が表面実装されて高周波回路および低周波回路が構成されている。

②前記高周波回路と前記低周波回路とは前記誘電体積層基板上の異なる部分に区分されて配設されている。

③前記誘電体積層基板の下面には全面的に下面アース電極が形成されている。

④前記誘電体積層基板内部には前記下面アース電極と平行に中間アース電極が埋め込み形成されており、その中間アース電極は前記高周波回路の実装部分の下方には存在しない。

⑤前記誘電体積層基板内部において前記下面アース電極と前記中間アース電極との間にはトリップラインが埋め込み形成され、そのストリップライン回路が前記誘電体積層基板上の前記高周波回路に接続されている。

【0012】高周波回路の下方には、中間アース電極は存在しない。したがって、高周波回路に直下のアースは下面アース電極となり、その高周波回路と下面アース電極間の距離は誘電体積層基板の厚さと等しくなる。つまり、従来と同一の基板厚さであれば、アースまでの距離が長くなり、アースと高周波回路との間に発生する寄生容量が可及的に小さくなる。よって、基板厚さを薄くしても寄生容量による悪影響がなく、薄型化を図ることが可能となる。

【0013】さらに、本発明を適用するには誘電率の大きな誘電体積層基板を使用するのが望ましい。そうすれば前述のようにストリップライン型共振器の面積・寸法を小さくでき、面積・寸法の小さなストリップライン型共振器（中間アース電極）を前記高周波回路部分の下に設けずに済むようになる。

【0014】

【発明の実施の形態】図2は、本発明に係る複合回路モジュールの実施の形態の一例の概略構成を示している。同図に示すように、基本的な構成は図1の従来のものと同じである。つまり、誘電体積層基板1の下面には全面的にアース電極2が形成され、誘電体積層基板1の中間部分にアース電極3が埋め込み形成され、さらに下面アース電極2と中間アース電極3との間には帯状のストリップライン4が埋め込み形成されている。係る両アース電極2、3並びにストリップライン4によりストリップライン型共振器（高周波受動回路）が構成されている。

【0015】誘電体積層基板1の上にはトランジスタ、コンデンサ、抵抗などの多数の回路素子5が表面実装され、前記ストリップライン型共振器を共振要素とする発振回路やその他の回路が構成されている。なお、共振器のストリップライン4はビアホール（図示省略）により

誘電体積層基板1の上面に設けられた回路と接続されている。そして、ビアホールは中間アース電極3と非接触にされている。

【0016】よく知られているように、複合回路モジュールの誘電体積層基板1上には前記の発振回路だけでなく電源回路や発振出力のバッファアンプあるいは低周波論理回路さらにはマイクロプロセッサなどの各種の回路が一体に実装されるのが普通である。その場合、発振回路を中心にした高周波回路部分Aとその他の低周波回路部分Bとは誘電体積層基板1上で異なる位置に区分して実装される。このように高周波回路Aと低周波回路Bとを異なる位置に区分して配設することで、回路相互間の有害な干渉を避けている。以上説明した構成は図1の従来構成と共通する部分である。本発明は次の点が従来と異なる。

【0017】従来はアルミナや樹脂製の誘電率の比較的小さい誘電体積層基板を使用することが多かったが、本発明を適用するにあたっては誘電率の比較的大きい誘電体セラミックからなる誘電体積層基板を使用することが望ましい。よく知られているように、誘電体積層基板1の誘電率が大きいほど、同じ特性の共振器を得るために必要なストリップラインをより短い寸法形状で実現できる。

【0018】必要な特性のストリップラインをより短かな寸法で実現することにより、図2に示すようにストリップライン4を直線的な短冊状にでき、誘電体積層基板1の上に表面実装した高周波回路部分Aの下には中間アース電極3及びストリップライン4を設けることなく、その他の低周波回路部分Bの下に中間アース電極3及びストリップライン4を設けることで必要な特性が得られる。このように高周波回路部分Aの下に中間アース電極3が存在しなければ、両者間の寄生容量はほとんどゼロに近づき、この寄生容量による回路性能の低下はなくなる。

【0019】一例を示すと、図3（A）のように、従来の誘電体積層基板1の誘電率 ϵ_r を4.5とした場合のストリップライン4は、必然的に渦巻状になり、誘電体積層基板1の平面形状は係るストリップライン4の寸法形状に起因して決定されていた。それを同図（B）に示すように、誘電率 $\epsilon_r=60$ の誘電体を用いて誘電体積層基板1を形成するとともに、ストリップライン4を直線上にするとともに低周波回路部分の下に形成することにより、同一特性の複合回路モジュールを得るために必要な平面形状の面積を55%に縮小することができた。

【0020】また、そのときの基板の厚さも、従来のものは1.0mm（基板上面から中間アース電極までの距離は0.3mm）であったが、上記のように高誘電率にするとともに中間アース電極3並びにストリップライン4の配置を所定の構造にすることにより、基板の厚さを0.8mmにすることができた。

【0021】

【発明の効果】以上のように、本発明に係る複合回路モジュールでは、誘電体積層基板上に表面実装された高周波回路部分の下には中間アース電極およびストリップラインを埋め込み形成していないので、高周波回路部分と中間アース電極との間の寄生容量はほとんどゼロに近づき、この寄生容量による回路性能の低下はなくなる。

【0022】また、誘電率の低い誘電体積層基板を使用し、そのため大きな面積・寸法の中間アース電極が必要で、そのことが原因で誘電体積層基板の最小寸法が決まっていた（誘電体積層基板上に表面実装する回路の実装面積・寸法は充分に小さい）ような従来の複合回路モジュールと比較した場合、より大きな誘電率の誘電体積層基板を用いて本発明を適用して同じ回路特性のモジュールを構成したとすると、誘電体積層基板の面積・厚さを従来より小さくでき、モジュールの小型化・薄型化を実現

現できる。

【図面の簡単な説明】

【図1】従来の複合回路モジュールの概略構成図である。

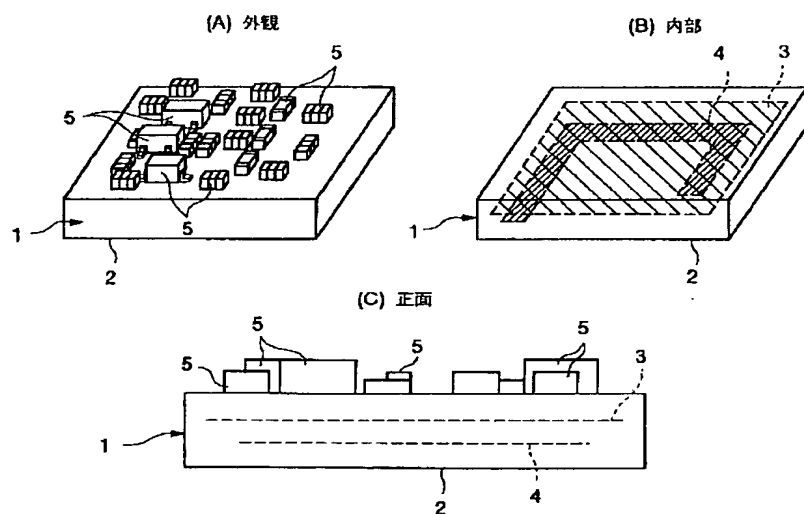
【図2】本発明に係る複合回路モジュールの実施の形態の一例を示す概略構成図である。

【図3】本発明の効果を説明する図である。

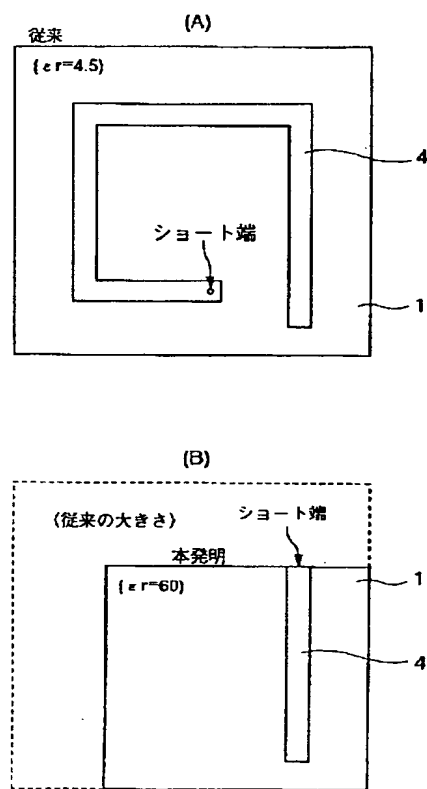
【符号の説明】

- 1 誘電体積層基板
- 2 下面アース電極
- 3 中間アース電極
- 4 ストリップライン
- 5 回路素子
- A 高周波回路部分
- B 低周波回路部分

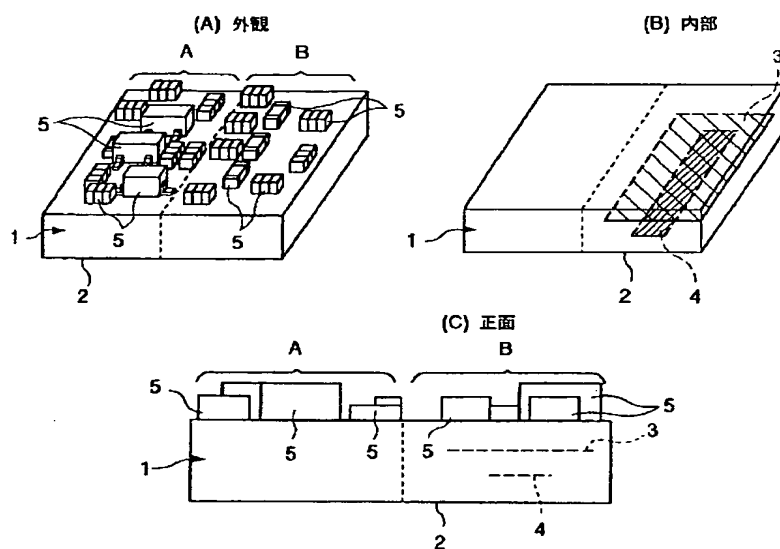
【図1】



【図3】



【図2】



フロントページの続き

(72) 発明者 山崎 和久
東京都港区新橋5丁目36番11号 富士電気
化学株式会社内

(72) 発明者 菅原 秀夫
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-186510

(43)Date of publication of application : 15.07.1997

(51)Int.Cl.

H01P 7/08

H03B 5/18

H05K 1/18

(21)Application number : 07-351190

(71)Applicant : FUJI ELELCTROCHEM CO LTD
FUJITSU LTD

(22)Date of filing : 27.12.1995

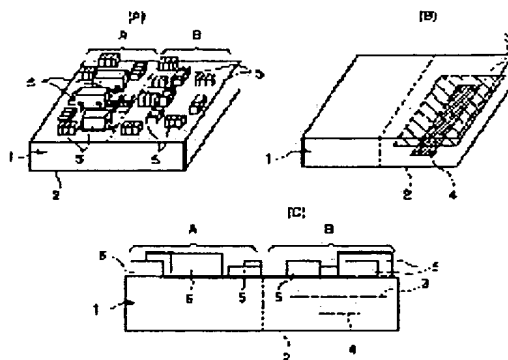
(72)Inventor : URATA TOSHIKAZU
YAMAZAKI KAZUHISA
SUGAWARA HIDEO

(54) COMPOSITE CIRCUIT MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a composite circuit module whose size is small thin and a parasitic capacitance between a high frequency circuit part mounted on a dielectric laminator board and an intermediate earth electrode imbedded in the dielectric laminator board is made close almost to zero.

SOLUTION: A dielectric laminator board 1 is composed of a dielectric material with a high dielectric constant, and a high frequency circuit part A and a low frequency circuit part B are separately mounted on the surface of the board 1. An intermediate earth electrode 3 and a strip line 4 are formed at a prescribed position in the inside of the dielectric laminator board 1, the intermediate earth electrode 3 or the like is not provided under the high frequency circuit part A mounted on the surface but provided only under the other low frequency circuit part B. Thus, no parasitic capacitance is produced between the high frequency circuit part and the intermediate earth electrode 3, and thin profile is attained. Since the size of the strip line is made small by adopting a high dielectric constant material for the board 1, the area is furthermore reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The surface mount of many circuit elements (5) is carried out on a dielectric volume layer substrate (1), and a RF circuit (A) and a low frequency circuit (B) are constituted. The aforementioned RF circuit and the aforementioned low frequency circuit are classified into the portion from which it differs on the aforementioned dielectric volume layer substrate, and it is arranged. While an undersurface ground electrode (2) is extensively formed in the undersurface of the aforementioned dielectric volume layer substrate, and a middle ground electrode (3) embeds at the aforementioned undersurface ground electrode and parallel and being formed in the interior of the aforementioned dielectric volume layer substrate. The middle ground electrode is arranged so that it may not exist under the mounting portion of the aforementioned RF circuit. And the compound circuit module which a stripline (4) is embedded and formed between the aforementioned undersurface ground electrodes and the aforementioned middle ground electrodes in the interior of the aforementioned dielectric volume layer substrate, and the stripline is connected to the aforementioned RF circuit on the aforementioned dielectric volume layer substrate, and is characterized by the bird clapper.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] About the compound circuit module used as the component of RF circuit devices, such as mobile communication equipment, this invention relates to the compound circuit module of the type which embeds and forms a stripline type resonator into a substrate while mounting circuit elements, such as a transistor, on a dielectric volume layer substrate especially.

[0002]

[Description of the Prior Art] The typical mounting structure of this kind of compound circuit module is shown in drawing 1. As shown in this drawing, the ground electrode 2 is formed in the whole surface target, the ground electrode 3 is embedded and formed also in the interstitial segment of a substrate 1 almost extensively, further, between the inferior-surface-of-tongue ground electrode 2 and the middle ground electrode 3, the band-like stripline 4 embeds the inferior surface of tongue of the dielectric volume layer substrate 1, and it is formed in it. The stripline type resonator consists of this.

[0003] The oscillator circuit which the surface mount of many circuit elements 5, such as a transistor, a capacitor, and resistance, is carried out to the upper surface of the dielectric volume layer substrate 1, and uses the aforementioned stripline type resonator as a resonance element, and other circuits are constituted. In addition, the stripline 4 of a resonator is connected with the circuit established in the upper surface of the dielectric volume layer substrate 1 by the beer hall. Of course, beer halls are the middle ground electrode 3 and non-contact.

[0004] Usually on the dielectric volume layer substrate 1 of a compound circuit module, various kinds of circuits, such as not only the aforementioned oscillator circuit but a power circuit, the buffer amplifier of an oscillation output or a low frequency logical circuit, and also a microprocessor, are mounted by one as known well. In this case, a RF circuit portion and other low frequency circuit portions centering on an oscillator circuit are mounted in a different position on the dielectric volume layer substrate 1. Thus, the detrimental interference between circuits is avoided by classifying and arranging a RF circuit and a low frequency circuit in a different position.

[0005]

[Problem(s) to be Solved by the Invention] By the conventional compound circuit module shown in drawing 1, the middle ground electrode 3 is embedded and formed in the whole simultaneously surface target in the dielectric volume layer substrate 1, and the stripline 4 is formed in the bottom of the middle ground electrode 3. Therefore, the middle ground electrode 3 existed also under the mounting portion of the RF circuit on the dielectric volume layer substrate 1, therefore the parasitic capacitance between the RF circuit on a dielectric volume layer substrate and the middle ground electrode 4 became large, and there was a problem that the performance of a RF circuit deteriorated.

[0006] Moreover, the dielectric volume layer substrate of a comparatively small alumina or the product made of the resin of a dielectric constant is being used for this conventional kind of

compound circuit module in many cases. The arrangement area and the size of the middle ground electrode 3 and stripline 4 which are needed in order to realize the stripline type resonator of the same property become large, so that the dielectric constant of a dielectric volume layer substrate is small. Consequently, the middle ground electrode 3 had to be arranged also in the bottom of the mounting portion of the RF circuit on the dielectric volume layer substrate 1 by the conventional compound circuit module.

[0007] When a dielectric volume layer substrate with a still smaller dielectric constant is used, there are area and a size of a stripline type resonator portion also with a bird clapper greatly rather than the component-side product and size of the circuit which must enlarge the area and the size of a stripline type resonator portion as mentioned above, and carries out a surface mount on a dielectric volume layer substrate. The miniaturization of a circuit module may be restricted owing to this.

[0008] Furthermore, although it is possible to enlarge the interval size of the upper surface of the dielectric volume layer substrate 1, and the middle ground electrode 3 in order to make the parasitic capacitance between the RF circuit on the dielectric volume layer substrate 1, and the middle ground electrode 3 as small as possible, if it does so, it is necessary to increase thickness for the dielectric volume layer substrate 1. Consequently, a miniaturization and thin shape-ization of the whole module are checked.

[0009] Then, this invention person considered using a dielectric volume layer substrate with a large dielectric constant, in order to attain miniaturization and thin shape-ization. However, in having made the middle ground electrode still exist under the mounting portion of the RF circuit on a dielectric volume layer substrate, though the area and the size of a stripline type resonator are simply made small, the big parasitic capacitance between both will not be lost, but a parasitic capacitance will also become large because the dielectric constant of a dielectric volume layer substrate became large rather.

[0010] The place which this invention was made in view of the above-mentioned background, and is made into the purpose solves the above-mentioned problem, brings most parasitic capacitances between the middle ground electrodes embedded and formed into the RF circuit portion mounted on the dielectric volume layer substrate, and a dielectric volume layer substrate close to zero, and is to offer the compound circuit module which aims at improvement in a circuit performance.

[0011]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, by the compound circuit module concerning this invention, the middle ground electrode was prepared in the bottom of other low frequency circuit portions, without preparing the middle ground electrode of a strip circuit in the bottom of the RF circuit portion which carries out a surface mount on a dielectric volume layer substrate. That is, the compound circuit module of this invention is equipped with each following requirement ** - **.

** The surface mount of many circuit elements is carried out on a dielectric volume layer substrate, and the RF circuit and the low frequency circuit are constituted.

** The aforementioned RF circuit and the aforementioned low frequency circuit are classified into the portion from which it differs on the aforementioned dielectric volume layer substrate, and are arranged.

** The inferior-surface-of-tongue ground electrode is extensively formed in the inferior surface of tongue of the aforementioned dielectric volume layer substrate.

** A middle ground electrode embeds at the aforementioned inferior-surface-of-tongue ground electrode and parallel, it is formed in the interior of the aforementioned dielectric volume layer substrate, and the middle ground electrode does not exist under the mounting portion of the aforementioned RF circuit.

** In the interior of the aforementioned dielectric volume layer substrate, a trip line is embedded and formed between the aforementioned inferior-surface-of-tongue ground electrode and the aforementioned middle ground electrode, and the stripline circuit is connected to the aforementioned RF circuit on the aforementioned dielectric volume layer substrate.

[0012] A middle ground electrode does not exist down the RF circuit. Therefore, a ground

[directly under] serves as an inferior-surface-of-tongue ground electrode, and the RF circuit and inferior-surface-of-tongue ground inter-electrode distance become equal to the thickness of a dielectric volume layer substrate in a RF circuit. That is, if it is the same substrate thickness as the former, the distance to a ground will become long and the parasitic capacitance generated between a ground and a RF circuit will become small as much as possible. Therefore, even if it makes substrate thickness thin, there is no bad influence by the parasitic capacitance, and it becomes possible to attain thin shape-ization.

[0013] Furthermore, it is desirable to use a dielectric volume layer substrate with a big dielectric constant for applying this invention. Then, the area and the size of a stripline type resonator can be made small as mentioned above, and it is necessary to cease to form a stripline type resonator with small area and size (middle ground electrode) in the bottom of the aforementioned RF circuit portion.

[0014]

[Embodiments of the Invention] Drawing 2 shows the outline composition of an example of the gestalt of operation of the compound circuit module concerning this invention. As shown in this drawing, fundamental composition is the same as the conventional thing of drawing 1 . That is, the ground electrode 2 is extensively formed in the inferior surface of tongue of the dielectric volume layer substrate 1, the ground electrode 3 is embedded and formed in the interstitial segment of the dielectric volume layer substrate 1, and the band-like stripline 4 is further embedded and formed between the inferior-surface-of-tongue ground electrode 2 and the middle ground electrode 3. The stripline type resonator (RF passive circuit) is constituted by starting both the ground electrodes 2 and 3 and stripline 4.

[0015] The oscillator circuit which the surface mount of many circuit elements 5, such as a transistor, a capacitor, and resistance, is carried out on the dielectric volume layer substrate 1, and uses the aforementioned stripline type resonator as a resonance element, and other circuits are constituted. In addition, the stripline 4 of a resonator is connected with the circuit established in the upper surface of the dielectric volume layer substrate 1 by the beer hall (illustration ellipsis). And the beer hall is made the middle ground electrode 3 and non-contact.

[0016] Usually on the dielectric volume layer substrate 1 of a compound circuit module, various kinds of circuits, such as not only the aforementioned oscillator circuit but a power circuit, the buffer amplifier of an oscillation output or a low frequency logical circuit, and also a microprocessor, are mounted by one as known well. In this case, the RF circuit portion A and the other low frequency circuit portions B centering on an oscillator circuit are classified and mounted in a different position on the dielectric volume layer substrate 1. Thus, the detrimental interference between circuits is avoided by classifying and arranging the RF circuit A and the low frequency circuit B in a different position. The composition explained above is a portion which is common in the conventional composition of drawing 1 . As for this invention, the following point differs from the former.

[0017] Although the comparatively small dielectric volume layer substrate of the dielectric constant made of an alumina or a resin was used in many cases conventionally, in applying this invention, it is desirable to use the dielectric volume layer substrate which consists of a comparatively large dielectric ceramic of a dielectric constant. A stripline required in order to obtain the resonator of the same property so that the dielectric constant of the dielectric volume layer substrate 1 is large as known well is realizable in a shorter size configuration.

[0018] By realizing the stripline of a required property with a short kana size more, as shown in drawing 2 , a stripline 4 is made in the shape of [linear] a strip of paper, and a property required of forming the middle ground electrode 3 and a stripline 4 in the bottom of the other low frequency circuit portions B is acquired, without forming the middle ground electrode 3 and a stripline 4 in the bottom of the RF circuit portion A which carried out the surface mount on the dielectric volume layer substrate 1. Thus, if the middle ground electrode 3 does not exist under the RF circuit portion A, most parasitic capacitances between both approach zero, and the circuit performance degradation by this parasitic capacitance is lost.

[0019] When an example was shown, like drawing 3 (A), the stripline 4 at the time of setting dielectric constant epsilon of the conventional dielectric volume layer substrate 1 to 4.5 became

spiral inevitably, and the flat-surface configuration of the dielectric volume layer substrate 1 originated in the size configuration of the starting stripline 4, and was determined as it. The area of a flat-surface configuration required if a stripline 4 is carried out on a straight line while forming the dielectric volume layer substrate 1, using the dielectric of dielectric constant $\epsilon_r=60$ in it, as shown in this drawing (B), in order to obtain the compound circuit module of the same property by forming in the bottom of a low frequency circuit portion at a basis was reducible to 55%.

[0020] Moreover, although the conventional thing was 1.0mm (the distance from the substrate upper surface to a middle ground electrode is 0.3mm), while also making thickness of the substrate at that time into the high dielectric constant as mentioned above, it was able to set thickness of a substrate to 0.8mm by making arrangement of the middle ground electrode 3 and a stripline 4 into predetermined structure.

[0021]

[Effect of the Invention] As mentioned above, by the compound circuit module concerning this invention, since embed the middle ground electrode and the stripline and they are not formed on a dielectric volume layer substrate under the RF circuit portion by which the surface mount was carried out, most parasitic capacitances between a RF circuit portion and a middle ground electrode approach zero, and the circuit performance degradation by this parasitic capacitance is lost.

[0022] Moreover, use the low dielectric volume layer substrate of a dielectric constant, and, for the reason, the middle ground electrode of a big area and size is required. When that compares with the conventional compound circuit module [like / (the component-side product and size of the circuit which carries out a surface mount on a dielectric volume layer substrate are fully small)] with which the lower limit of a dielectric volume layer substrate was decided owing to, Supposing it constitutes the module of the same circuit property with the application of this invention using the dielectric volume layer substrate of a bigger dielectric constant, area and thickness of a dielectric volume layer substrate can be made smaller than before, and modular miniaturization and thin shape-ization can be realized.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the outline block diagram of the conventional compound circuit module.

[Drawing 2] It is the outline block diagram showing an example of the gestalt of operation of the compound circuit module concerning this invention.

[Drawing 3] Book

[Description of Notations]

1 Dielectric Volume Layer Substrate

2 Inferior-Surface-of-Tongue Ground Electrode

3 Middle Ground Electrode

4 Stripline

5 Circuit Element

A RF circuit portion

B Low frequency circuit portion

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

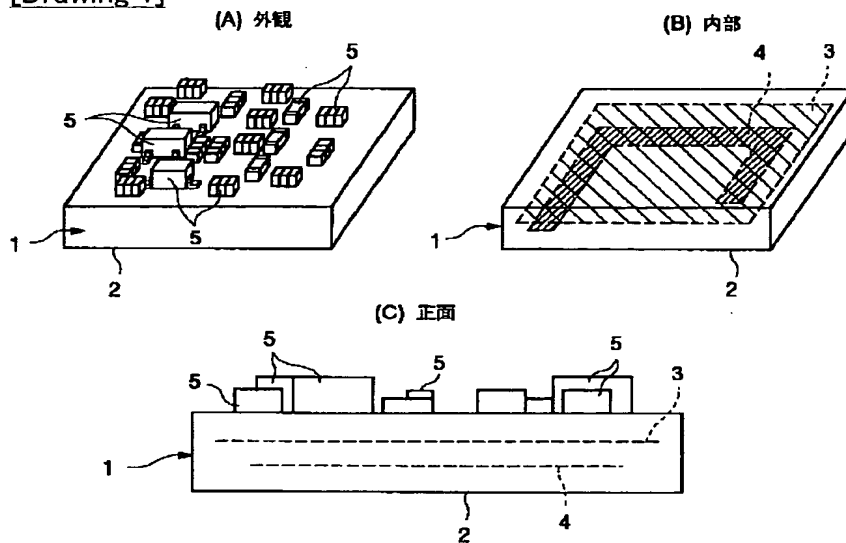
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]



[Drawing 3]

